

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-339295

(43)Date of publication of application : 07.12.2001

(51)Int.Cl.

H03L 7/087

H03L 7/08

H03L 7/18

H03L 7/22

(21)Application number : 2000-155875

(71)Applicant : KENWOOD CORP

(22)Date of filing : 26.05.2000

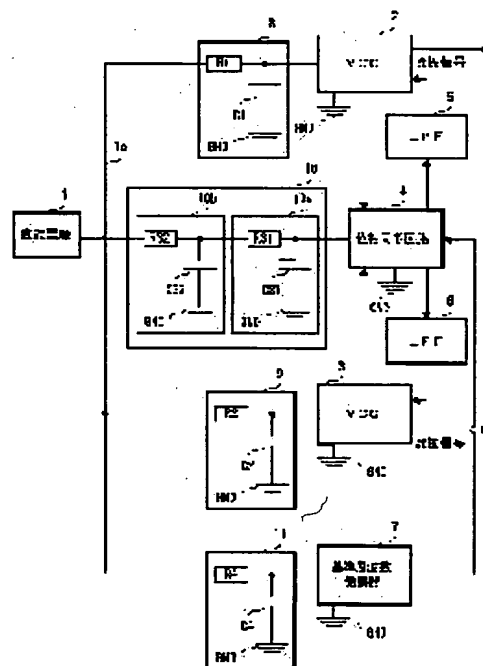
(72)Inventor : SANO NAOTO

(54) OSCILLATION SIGNAL GENERATOR

(57)Abstract:

PROBLEM TO BE SOLVED: To improve the quality of an oscillation signal by reducing spurious that the oscillation signal has.

SOLUTION: A first noise removing circuit 8 is provided on a power line 1a connecting a first VCO 2 and a DC power source 1 together and the resonance frequency is set equal to the oscillation frequency of the first VCO 2. A second noise removing circuit 9 is provided on a power line 1a connecting a second VCO 3 and the DC Power source 1 and the resonance frequency is set equal to the oscillation frequency of the second VCO 3. A third noise removing circuit 10 is provided on a power line 1a connecting a phase synchronizing circuit 4 and the DC power source 1 and is equipped with a first filter 10a having its resonance frequency set equal to the oscillation frequency of a reference frequency oscillator 7 and a second filter 10b which has its resonance frequency set equal to the oscillation frequency of the second VCO 3.



LEGAL STATUS

[Date of request for examination]

15.08.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3571617

[Date of registration]

02.07.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-339295
(P2001-339295A)

(43) 公開日 平成13年12月7日 (2001.12.7)

| (51) IntCl ⁷ | 識別記号 | F I | テームコード (参考) |
|-------------------------|-------|---------|-------------|
| H 0 3 L | 7/087 | H 0 3 L | 5 J 1 0 6 |
| | 7/08 | | P |
| | 7/18 | | Z |
| | 7/22 | 7/18 | E |

審査請求 未請求 請求項の数 6 O L (全 11 頁)

(21) 出願番号 特願2000-155875 (P2000-155875)

(22) 出願日 平成12年5月26日 (2000.5.26)

(71) 出願人 000003595

株式会社ケンウッド

東京都渋谷区道玄坂1丁目14番6号

(72) 発明者 佐野 直人

東京都渋谷区道玄坂1丁目14番6号 株式
会社ケンウッド内

(74) 代理人 100077850

弁理士 芦田 哲仁朗 (外1名)

Fターム (参考) 5J106 A04 B01 C15 C20 C30

C37 C38 C41 C44 F09

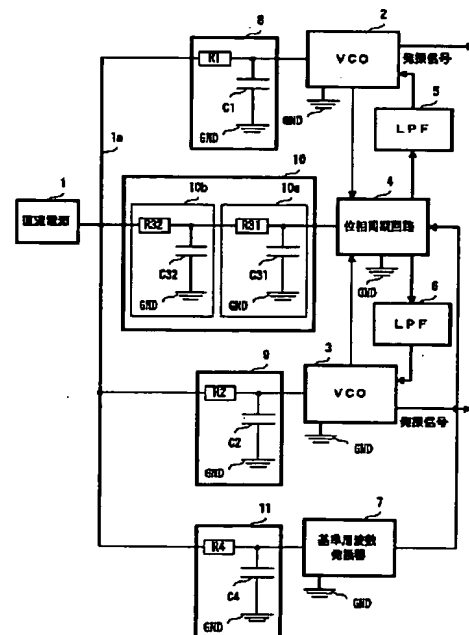
G017 H03 K05 K26 L04

(54) 【発明の名称】 発振信号生成器

(57) 【要約】

【課題】 発振信号に生じるスプリアスを低減して、発振信号の品質を向上する。

【解決手段】 第1の雑音除去回路8は、第1のVCO2と直流電源1とを接続する電源ライン1aに設けられ、共振周波数が第1のVCO2の発振周波数と等しくなるように設定されている。第2の雑音除去回路9は、第2のVCO3と直流電源1とを接続する電源ライン1aに設けられ、共振周波数が第2のVCO3の発振周波数と等しくなるように設定されている。第3の雑音除去回路10は、位相同期回路4と直流電源1とを接続する電源ライン1aに設けられ、共振周波数が基準周波数発振器7の発振周波数と等しくなるように設定された第1のフィルタ10aと、共振周波数が第2のVCO3の発振周波数と等しくなるように設定された第2のフィルタ10bとを備えている。



【特許請求の範囲】

【請求項 1】発振信号を生成する発振信号生成手段と、電源ラインを介して、前記発振信号生成手段に電力を供給する電力供給手段と、前記電源ラインに設けられ、前記発振信号生成手段が生成する発振信号の周波数と同一周波数の雑音信号を除去する雑音除去手段とを備える、ことを特徴とする発振信号生成器。

【請求項 2】前記発振信号生成手段は、所定周波数の参照信号を生成する基準周波数発振器と、電圧信号の大きさに応じた周波数の発振信号を生成する複数の電圧制御発振器と、前記基準周波数発振器により生成された参照信号と前記複数の電圧制御発振器のうちのいずれかにより生成された発振信号の位相差に応じた電圧信号を生成する位相同期回路とを備え、前記雑音除去手段は、前記位相同期回路に接続され、前記複数の電圧制御発振器のうちのいずれかが生成する発振信号の周波数及び前記基準周波数発振器が生成する参照信号の周波数を共振周波数とする共振回路を備える、ことを特徴とする請求項 1 に記載の発振信号生成器。

【請求項 3】前記共振回路は、前記位相同期回路にて発生した複数の周波数成分を有する雑音信号を除去する、ことを特徴とする請求項 2 に記載の発振信号生成器。

【請求項 4】前記共振回路は、一端が前記位相同期回路に接続された第 1 の抵抗と、一端が前記電源ラインに接続され、他の一端が前記第 1 の抵抗の前記位相同期回路に接続されていない一端に接続された第 2 の抵抗と、一端が前記第 1 の抵抗と前記位相同期回路の接続点に接続され、他の一端が共通電位に接続された第 1 のコンデンサと、一端が前記第 1 の抵抗と前記第 2 の抵抗の接続点に接続され、他の一端が前記電源ラインに接続された第 2 のコンデンサとを備える、ことを特徴とする請求項 2 又は 3 に記載の発振信号生成器。

【請求項 5】前記雑音除去手段は、各前記電圧制御発振器に接続され、接続先の各前記電圧制御発振器が生成する発振信号の周波数を共振周波数とする複数の回路を備える、ことを特徴とする請求項 2、3 又は 4 に記載の発振信号生成器。

【請求項 6】前記雑音除去手段は、前記基準周波数発振器に接続され、前記基準周波数発振器が生成する参照信号の周波数を共振周波数とする回路を備える、ことを特徴とする請求項 2 から 5 のいずれか 1 項に記載の発振信号生成器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、複数の電圧制御発振器を用いて発振信号を生成する発振信号生成器に係り、特に、発振信号の品質を向上することができる発振信号生成器に関する。

【0002】

【従来の技術】複数の電圧制御発振器（VCO；Voltage Controlled Oscillator）と、1つ（あるいは複数）のリファレンス周波数発振器とを用いて発振信号を生成する PLL（Phase Locked Loop）周波数シンセサイザ等の発振信号生成器が知られている。こうした発振信号生成器は、例えば携帯電話機等の移動電話装置が無線信号を送受信して通信する際の局部発振信号を生成する回路等として利用されている。

【0003】図 4 は、こうした複数の VCO を用いて発振信号を生成する従来の発振信号生成器の一例を示す図である。図 4 に示す発振信号生成器は、直流電源 51 から電源ライン 51a を介して各部位に電力を供給する際、第 1 の VCO 52、第 2 の VCO 53、位相同期回路 54 及び基準周波数発振器 57 に雑音信号が入り込むことを防止するため、第 1 から第 4 の雑音除去回路 58 ～ 61 が設けられている。

【0004】図 5（a）は、第 1 の VCO 52 が出力する発振信号の周波数スペクトラムを例示する図である。図 5（a）に示す周波数スペクトラムは、中心周波数を 1620.2MHz とし、測定帯域幅を 1MHz としたときのものであり、このとき、オフセット 200kHz でのスプリアスレベルは、約 -60dBc である。なお、基準周波数発振器 57 の発振周波数は 13MHz としている。

【0005】また、図 5（b）は、第 2 の VCO 53 が出力する発振信号の周波数スペクトラムを例示する図である。図 5（b）は、中心周波数を 540MHz とし、測定帯域幅を 1MHz としたときのものであり、このとき、オフセット 200kHz でのスプリアスレベルは、約 -49dBc である。

【0006】

【発明が解決しようとする課題】上記従来技術では、第 1 から第 4 の雑音除去回路 58 ～ 61 の自己共振点（共振周波数）を、第 1 の VCO 52 や第 2 の VCO 53、位相同期回路 54 及び基準周波数発振器 57 の動作特性を考慮することなく設定していた。このため、電源ライン 51a を介した雑音信号の回り込みを排除することができず、第 1 の VCO 52 や第 2 の VCO 53 が生成する発振信号にスプリアスが発生する原因となっていた。

【0007】また、第 3 の雑音除去回路 60 は、並列接続されたコンデンサ C53 及び C54 を備えているが、これら 2 つのコンデンサ C53 及び C54 の合成容量により規定される自己共振点（共振周波数）を有するのみであり、複数の周波数成分を減衰させることが困難であった。このため、第 1 の VCO 52 や第 2 の VCO 53

が生成する発振信号にスプリアスが発生し、発振信号の品質が低下するという問題があった。

【0008】この発明は、上記実状に鑑みてなされたものであり、発振信号に生じるスプリアスを低減して、発振信号の品質を向上することができる発振信号生成器を提供することを目的とする。

【0009】

【課題を解決するための手段】上記目的を達成するべく、この発明の発振信号生成器は、発振信号を生成する発振信号生成手段と、電源ラインを介して、前記発振信号生成手段に電力を供給する電力供給手段と、前記電源ラインに設けられ、前記発振信号生成手段が生成する発振信号の周波数と同一周波数の雑音信号を除去する雑音除去手段とを備える、ことを特徴とする。

【0010】この発明によれば、雑音除去手段は、発振信号生成手段が生成する発振信号の周波数と同一周波数の雑音信号を除去することができ、発振信号生成手段から電源ラインへの雑音信号の漏洩を防止することができる。これにより、雑音信号が電源ラインに漏洩することで発振信号に生じるスプリアスを低減することができ、発振信号の品質を向上することができる。

【0011】より具体的には、前記発振信号生成手段は、所定周波数の参照信号を生成する基準周波数発振器と、電圧信号の大きさに応じた周波数の発振信号を生成する複数の電圧制御発振器と、前記基準周波数発振器により生成された参照信号と前記複数の電圧制御発振器のうちのいずれかにより生成された発振信号の位相差に応じた電圧信号を生成する位相同期回路とを備え、前記雑音除去手段は、前記位相同期回路に接続され、前記複数の電圧制御発振器のうちのいずれかが生成する発振信号の周波数と、前記基準周波数発振器が生成する参照信号の周波数とを共振周波数とする共振回路を備えることが望ましい。

【0012】前記共振回路は、前記位相同期回路にて発生した複数の周波数成分を有する雑音信号を除去することが望ましい。

【0013】例えば、前記共振回路は、一端が前記位相同期回路に接続された第1の抵抗と、一端が前記電源ラインに接続され、他の一端が前記第1の抵抗の前記位相同期回路に接続されていない一端に接続された第2の抵抗と、一端が前記第1の抵抗と前記位相同期回路の接続点に接続され、他の一端が共通電位に接続された第1のコンデンサと、一端が前記第1の抵抗と前記第2の抵抗の接続点に接続され、他の一端が前記電源ラインに接続された第2のコンデンサとを備えてもよい。

【0014】前記雑音除去手段は、各前記電圧制御発振器に接続され、接続先の各前記電圧制御発振器が生成する発振信号の周波数を共振周波数とする複数の回路を備えてもよい。

【0015】前記雑音除去手段は、前記基準周波数発振

器に接続され、前記基準周波数発振器が生成する参照信号の周波数を共振周波数とする回路を備えてもよい。

【0016】

【発明の実施の形態】以下に、図面を参照して、この発明の実施の形態に係る発振信号生成器について詳細に説明する。

【0017】図1は、この発明の実施の形態に係る発振信号生成器の構成を示す図である。図示するように、この発振信号生成器は、直流電源1と、第1及び第2のVCO (Voltage Controlled Oscillator; 電圧制御発振器) 2、3と、位相同期回路4と、第1及び第2のLPF (Low Pass Filter) 5、6と、基準周波数発振器7と、第1から第4の雑音除去回路8~11とを備えている。

【0018】直流電源1は、リチウムイオン二次電池等の電池を含んだ電源回路等から構成され、例えば電池が出力する電圧をスイッチングレギュレータにより規定し、電源ライン1aを介して、この発振信号生成器の各部位に供給する。

【0019】第1及び第2のVCO 2、3は、それぞれ第1及び第2のLPF 5、6を介して位相同期回路4から受けた電圧信号の大きさ(電圧値)に応じた周波数の発振信号を生成する電圧制御発振器である。第1及び第2のVCO 2、3は、生成した発振信号を局部発振信号として例えば外部の無線信号処理回路等に供給すると共に、位相同期回路4に帰還させることにより、基準周波数発振器7が生成する参照信号との同期を保持する。ここで、第1のVCO 2は、第1の雑音除去回路8を介して直流電源1から電力の供給を受け、グランドGNDに接続されることにより共通電位に接続されている。また、第2のVCO 3は、第2の雑音除去回路9を介して直流電源1から電力の供給を受け、グランドGNDに接続されることにより共通電位に接続されている。

【0020】位相同期回路4は、位相比較器、プログラム・カウンタ等から構成され、第1のVCO 2と第2のVCO 3のうちのいずれか一方が生成した発振信号を選択し、選択した発振信号と基準周波数発振器7が生成した参照信号との間で位相を比較し、位相差に応じた電圧値(及び/又はパルス幅、及び/又はパルス数)の電圧信号を生成する。位相同期回路4は、生成した電圧信号を、発振信号を生成した第1のVCO 2又は第2のVCO 3に供給するため、第1のLPF 5又は第2のLPF 6に送る。

【0021】第1及び第2のLPF 5、6は、例えば抵抗とコンデンサで形成されるラグフィルタ等から構成され、位相同期回路4から受けた電圧信号を平滑化し、それぞれ第1及び第2のVCO 2、3に供給するための低域通過回路である。

【0022】基準周波数発振器7は、水晶発振器等から構成され、一定の発振周波数を有する参照信号を生成す

るためのものであり、生成した参照信号を位相同期回路4に供給する。

【0023】第1の雑音除去回路8は、第1のVCO2と直流電源1とを接続する電源ライン1aに設けられ、第1のVCO2から電源ライン1aに漏洩する雑音信号を除去するためのものである。より具体的には、第1の雑音除去回路8は、第1のVCO2に共通接続された抵抗R1及びコンデンサC1を備えている。抵抗R1の他端は、電源ライン1aに接続されている。コンデンサC1の他端は、グランドGNDに接続されている。また、第1の雑音除去回路8は、共振周波数（自己共振点）が第1のVCO2の発振周波数（中心周波数）と等しくなるように設定され、第1のVCO2が動作することによる電源電圧の変動が電源ライン1aに波及することを防止する。

【0024】第2の雑音除去回路9は、第2のVCO3と直流電源1とを接続する電源ライン1aに設けられ、第2のVCO3から電源ライン1aに漏洩する雑音信号を除去するためのものである。より具体的には、第2の雑音除去回路9は、第2のVCO3に共通接続された抵抗R2及びコンデンサC2を備えている。抵抗R2の他端は、電源ライン1aに接続されている。コンデンサC2の他端は、グランドGNDに接続されている。また、第2の雑音除去回路9は、共振周波数（自己共振点）が第2のVCO3の発振周波数（中心周波数）と等しくなるように設定され、第2のVCO3が動作することによる電源電圧の変動が電源ライン1aに波及することを防止する。

【0025】第3の雑音除去回路10は、第1のフィルタ10aと、第2のフィルタ10bとを備え、位相同期回路4と直流電源1とを接続する電源ライン1aに設けられることにより、位相同期回路4から電源ライン1aに漏洩する雑音信号を除去する。

【0026】第1のフィルタ10aは、位相同期回路4に共通接続された抵抗R31及びコンデンサC31を備えている。抵抗R31の他端は第2のフィルタ10bに接続されている。コンデンサC31の他端は、グランドGNDに接続されている。また、第1のフィルタ10aは、例えば共振周波数（自己共振点）が基準周波数発振器7の発振周波数と等しくなるように設定され、位相同期回路4が動作することにより発生する電源電圧の変動のうち、基準周波数発振器7の発振周波数に相当する周波数成分を除去する。

【0027】第2のフィルタ10bは、第1のフィルタ10aに共通接続された抵抗R32及びコンデンサC32を備えている。抵抗R32の他端は電源ライン1aに接続されている。コンデンサC32の他端は、グランドGNDに接続されている。また、第2のフィルタ10bは、例えば共振周波数（自己共振点）が第2のVCO3の発振周波数（中心周波数）と等しくなるように設定さ

れ、位相同期回路4が動作することにより発生する電源電圧の変動のうち、第2のVCO3の発振周波数に相当する周波数成分を除去する。

【0028】第4の雑音除去回路11は、基準周波数発振器7と直流電源1とを接続する電源ライン1aに設けられ、基準周波数発振器7から電源ライン1aに漏洩する雑音信号を除去するためのものである。より具体的には、第4の雑音除去回路11は、基準周波数発振器7に共通接続された抵抗R4と、コンデンサC4とを備えている。抵抗R4の他端は、電源ライン1aに接続されている。コンデンサC4の他端は、グランドGNDに接続されている。また、第4の雑音除去回路11は、共振周波数（自己共振点）が基準周波数発振器7の発振周波数と等しくなるように設定され、基準周波数発振器7が動作することによる電源電圧の変動が、電源ライン1aに波及することを防止する。

【0029】以下に、この発明の実施の形態に係る発振信号生成器の動作を説明する。この発振信号生成器は、各部位が動作することによる電源電圧の変動を効果的に防止することにより、発振信号におけるスプリアスの発生を抑制し、発振信号の品質を向上することができる装置である。

【0030】ここで、第1のVCO2の発振周波数が f_1 、第2のVCO3の発振周波数が f_2 、基準周波数発振器7の発振周波数が f_3 であるとする。

【0031】この際、第1のVCO2に、電源ライン1aを介して、第2のVCO3の発振周波数 f_2 に等しい周波数の雑音信号と、基準周波数発振器7の発振周波数 f_3 に等しい周波数の雑音信号とが入り込むと、第1のVCO2が生成する発振信号には、数式1に示すような周波数 f_{s1} 、 f_{s2} にスプリアスが発生する。

$$\begin{aligned} \text{【数1】 } f_{s1} &= e \times (a \times f_1 \pm b \times f_2) \\ f_{s2} &= f \times (c \times f_1 \pm d \times f_3) \end{aligned}$$

ここで、 a 、 b 、 c 、 d 、 e 、 f は、任意の自然数又は任意の分数である。

【0032】また、第2のVCO3に、電源ライン1aを介して、第1のVCO2の発振周波数 f_1 に等しい周波数の雑音信号と、基準周波数発振器7の発振周波数 f_3 に等しい周波数の雑音信号とが入り込むと、第2のVCO3が生成する発振信号には、数式2に示すような周波数 f_{s3} 、 f_{s4} にスプリアスが発生する。

$$\begin{aligned} \text{【数2】 } f_{s3} &= u \times (w \times f_2 \pm x \times f_1) \\ f_{s4} &= v \times (y \times f_2 \pm z \times f_3) \end{aligned}$$

ここで、 u 、 v 、 w 、 x 、 y 、 z は、任意の自然数又は任意の分数である。

【0033】そこで、第1のVCO2、第2のVCO3及び基準周波数発振器7と直流電源1とを接続する電源ライン1aに、第1の雑音除去回路8、第2の雑音除去回路9及び第4の雑音除去回路11を設けることにより、それぞれの機器から生じる雑音信号を除去する。

【0034】第1の雑音除去回路8は、共振周波数（自己共振点）が第1のVCO2の発振周波数 f_1 と等しくなるように、抵抗 R_1 の抵抗値及びコンデンサ C_1 の容量が設定されている。第2の雑音除去回路9は、共振周波数（自己共振点）が第2のVCO3の発振周波数 f_2 と等しくなるように、抵抗 R_2 の抵抗値及びコンデンサ C_2 の容量が設定されている。第4の雑音除去回路11は、共振周波数（自己共振点）が基準周波数発振器7の発振周波数 f_3 と等しくなるように、抵抗 R_4 の抵抗値及びコンデンサ C_4 の容量が設定されている。これにより、第1及び第2のVCO2、3や基準周波数発振器7にて発生した雑音信号が電源ライン1aに波及することを適切に防止し、第1のVCO2や第2のVCO3が生成する発振信号のスプリアスを低減することができる。

【0035】また、位相同期回路4は、第1及び第2のVCO2、3が生成した発振信号と、基準周波数発振器7が生成した参照信号を受ける。このため、位相同期回路4は、第1のVCO2の発振周波数 f_1 と、第2のVCO3の発振周波数 f_2 と、基準周波数発振器7の発振周波数 f_3 に相当する周波数成分を有する雑音信号を発生する。位相同期回路4にて発生した雑音信号が電源ライン1aに漏洩すると、上述のように、第1のVCO2が生成する発振信号及び第2のVCO3が生成する発振信号にスプリアスが発生する。

【0036】そこで、位相同期回路4と直流電源1とを接続する電源ライン1aに、第3の雑音除去回路10を設けることにより、位相同期回路4から生じる雑音信号を除去する。

【0037】第3の雑音除去回路10は、共振周波数（自己共振点）が基準周波数発振器7の発振周波数 f_3 と等しくなるように抵抗 R_3 の抵抗値及びコンデンサ C_3 の容量を設定した第1のフィルタ10aを備えている。これにより、位相同期回路4にて発生した雑音信号のうち、基準周波数発振器7の発振周波数 f_3 に相当する周波数成分を除去して電源ライン1aに漏洩することを防止し、第1のVCO2や第2のVCO3が生成する発振信号のスプリアスを低減することができる。

【0038】また、第3の雑音除去回路10は、共振周波数（自己共振点）が第2のVCO3の発振周波数（中心周波数） f_2 と等しくなるように抵抗 R_3 の抵抗値及びコンデンサ C_3 の容量を設定した第2のフィルタ10bを備えている。これにより、位相同期回路4にて発生した雑音信号のうち、第2のVCO3の発振周波数 f_2 に相当する周波数成分を除去して電源ライン1aに漏洩することを適切に防止し、第1のVCO2や第2のVCO3が生成する発振信号のスプリアスを低減することができる。

【0039】図2（a）は、第1のVCO2が出力する発振信号の周波数スペクトラムを例示する図である。図2（a）に示す周波数スペクトラムは、中心周波数を1

620.2MHzとし、測定帯域幅を1MHzとしたときのものであり、このとき、オフセット200kHzでのスプリアスレベルは、約-66dBcである。すなわち、第1から第4の雑音除去回路8～11が雑音信号を除去することにより、第1のVCO2が出力する発振信号のスプリアスレベルは、6dBc程度改善され、発振信号の周波数特性を向上することができる。なお、スプリアスが発生する周波数であるオフセット200kHzは、数式1に示す周波数 f_{s1} において、 $a=e=1$ 、 $b=3$ としてマイナス符号を採った場合に相当する。また、基準周波数発振器7の発振周波数は13MHzとしている。

【0040】また、図2（b）は、第2のVCO3が出力する発振信号の周波数スペクトラムを例示する図である。図2（b）に示す周波数スペクトラムは、中心周波数を540MHzとし、測定帯域幅を1MHzとしたときのものであり、このとき、オフセット200kHzでのスプリアスレベルは、約-68dBcである。すなわち、第1から第4の雑音除去回路8～11が雑音信号を除去することにより、第2のVCO3が出力する発振信号のスプリアスレベルは、19dBc程度改善され、発振信号の周波数特性を向上することができる。

【0041】以上説明したように、この発明によれば、第1から第4の雑音除去回路8～11の共振周波数を、第1のVCO2の発振周波数や第2のVCO3の発振周波数、基準周波数発振器7の発振周波数に応じた値に設定することで、第1のVCO2、第2のVCO3、位相同期回路4及び基準周波数発振器7から電源ライン1aへの雑音信号の漏洩を防止することができる。また、第3の雑音除去回路10は、共振周波数が異なる第1及び第2のフィルタ10a、10bを備えており、複数の周波数成分を減衰させることができる。これにより、第1のVCO2や第2のVCO3が生成する発振信号に生じるスプリアスを低減することができ、発振信号の品質を向上することができる。

【0042】この発明は、上記実施の形態に限定されず、様々な変形及び応用が可能である。例えば、上記実施の形態では、第1のVCO2と第2のVCO3といった、2つの電圧制御発振器を設けた場合について説明したが、より多くの電圧制御発振器を設けてもよい。この場合には、各電圧制御発振器に電力を供給するための電力ラインに雑音除去回路を設け、その共振周波数が電圧制御発振器の発振周波数と一致するように設定すればよい。

【0043】また、各雑音除去回路8～11は、抵抗とコンデンサを用いて形成したものに限定されず、例えばビーズやインダクタを用いた任意の共振回路を適用可能である。

【0044】さらに、第3の雑音除去回路10以外の雑音除去回路8、9、11を複数の周波数成分を減衰する

ための構成としてもよい。

【0045】また、上記実施の形態では、第3の雑音除去回路10が、第1のフィルタ10aと第2のフィルタ10bを備えるものとして説明したが、さらに、図3に示すように、共振周波数（自己共振点）が第1のVCO2の発振周波数 f_1 と等しくなるように抵抗R33の抵抗値及びコンデンサC33の容量を設定した第3のフィルタ10cを設けてもよい。

【0046】

【発明の効果】以上の説明のように、この発明によれば、雑音信号が電源ラインに漏洩することを適切に防止することにより、発振信号に生じるスプリアスを低減することができ、発振信号の品質を向上することができる。

【図面の簡単な説明】

【図1】この発明の実施の形態に係る発振信号生成器の構成を示す図である。

【図2】発振信号の周波数スペクトラムを例示する図である。

【図3】この発明の実施の形態に係る発振信号生成器の

変形例を示す図である。

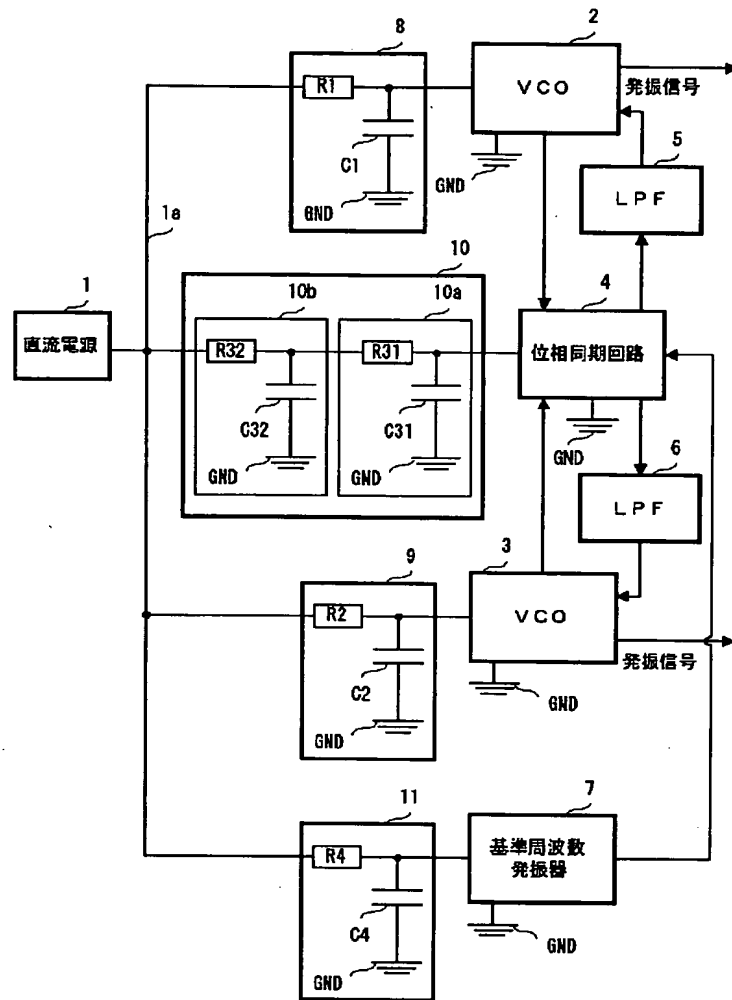
【図4】従来の発振信号生成器の構成を示す図である。

【図5】従来の発振信号生成器が生成する発振信号の周波数スペクトラムを例示する図である。

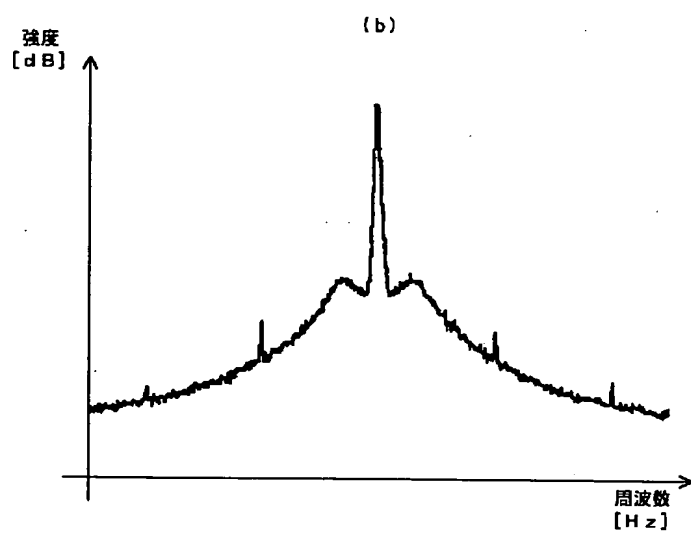
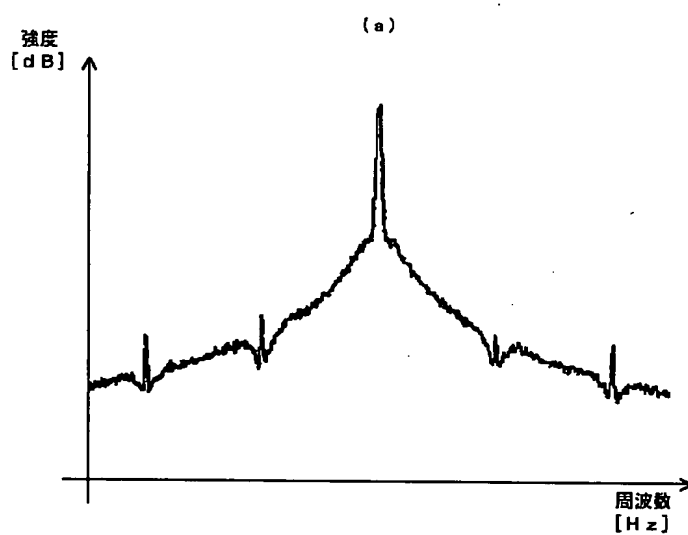
【符号の説明】

1、51 直流電源
1a、51a 電源ライン
2、3、52、53 VCO
4、54 位相同期回路
5、6、55、56 LPF
7、57 基準周波数発振器
8、9、10、11、58、59、60、61 雑音除去回路
10a、10b、10c フィルタ
R1、R2、R31、R32、R33、R4、R51、R52、R53、R54 抵抗
C1、C2、C31、C32、C33、C4C51、C52、C53、C54、C55 コンデンサ
GND グランド

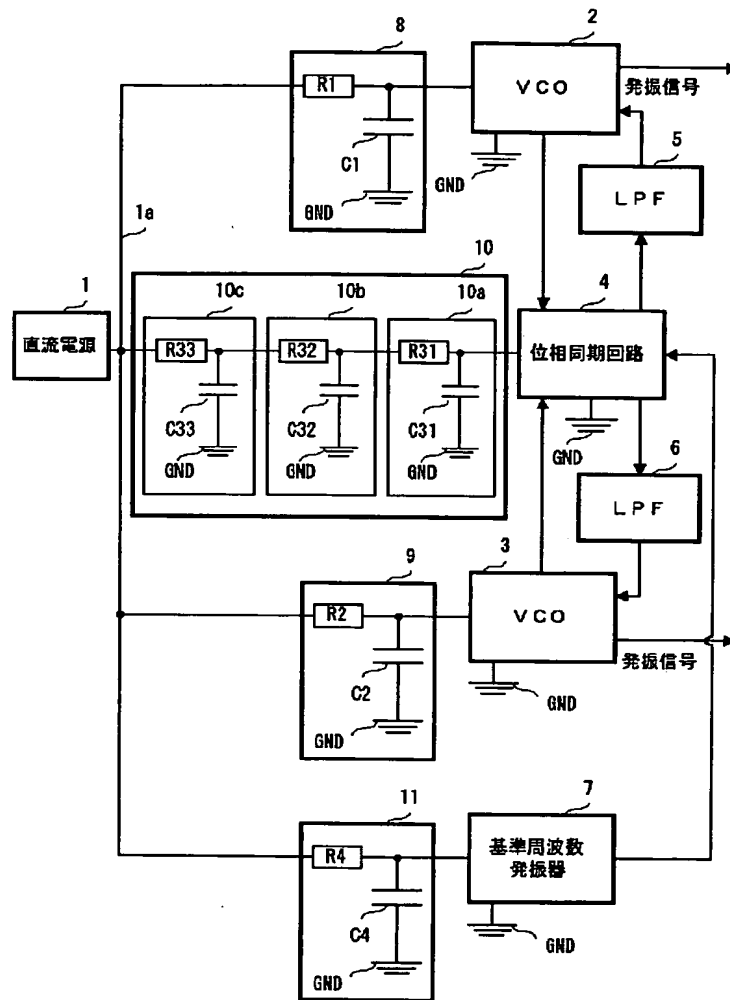
【图 1】



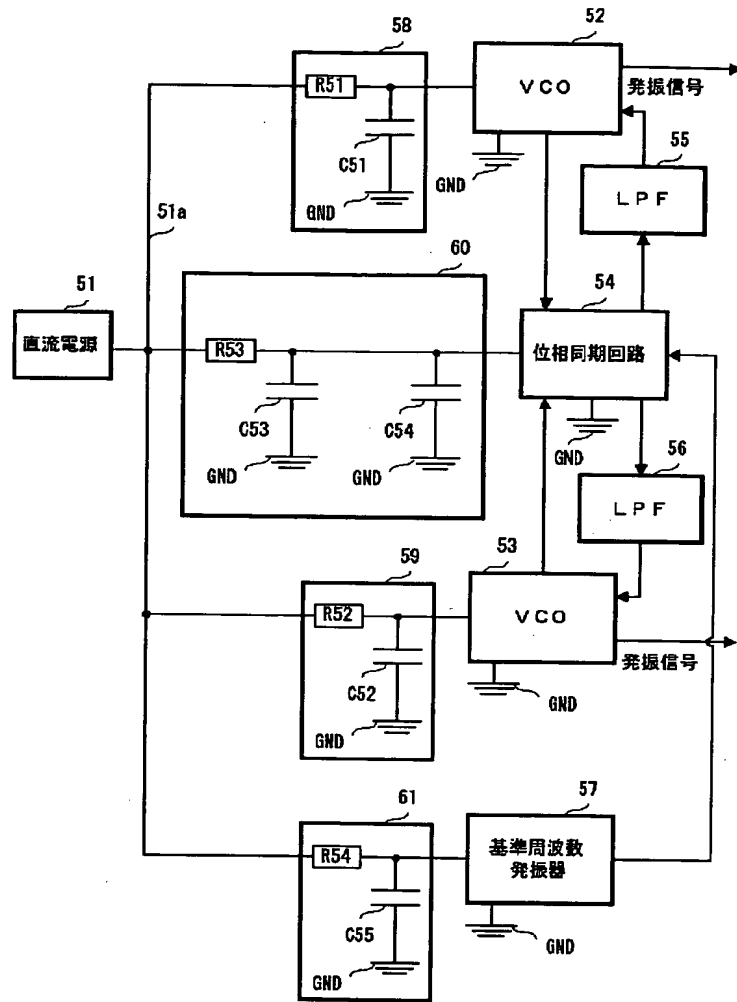
【图 2】



【图 3】



【图 4】



【図5】

